

تحلیل و طراحی مدارهای مجتمع آنالوگ

جلد دوم

(مدارهای CMOS)

مهرداد شریف بختیار

نیاز دانش

پیش‌گفتار

کتاب حاضر جهت آموزش روش‌های تحلیل و طراحی مدارهای CMOS از مقدمات تا موارد پیشرفته‌تر و عمده‌تاً بر اساس تجربه نویسنده در تدریس مطالب آن نوشته شده است. در نگارش کتاب سعی شده است که با استفاده از بحث‌های تشریحی نحوه نگرش به موضوع و ایجاد توانایی و بصیرت برای درک رفتار کلی مدارهای الکترونیک با روش‌های شهودی به خواننده منتقل شود. از طرف دیگر الزام به تسلط به روش‌های دقیق تحلیلی و محاسباتی برای تحلیل و طراحی مدارهای الکترونیک - بخصوص در مواردی که مشخصات مدار مورد نظر در محدوده‌ای نزدیک به حد اکثر توانایی تکنولوژی مورد استفاده قرار دارد - غیر قابل اجتناب است. در حقیقت توانایی درک رفتار کلی مدار قبل از اقدام به انجام محاسبات و نیز قابلیت انجام محاسبات دقیق لازم و ملزم یکدیگر بوده و مهارت در هر دو برای مهندس الکترونیک امروزی الزامی می‌باشد. این مهارتی است که سعی شده در طول فصول مختلف کتاب به خواننده منتقل شود. مسائل ارائه شده در آخر هر فصل برای تمرین و تکمیل هر دو مهارت ذکر شده طراحی شده‌اند. سعی شده که تمرینات به‌گونه‌ای باشند که بتوان تصویری از محدوده مقادیر و عملکرد واقعی مدارهای مختلف را از آنها کسب نمود. حل همه این تمرینات به خواننده علاقمند اکیداً توصیه می‌شود.

در فصول آخر کتاب مثال‌های کاربردی در طراحی فیلترهای Gm-C و نیز switched-capacitor ارائه شده است تا هم کاربرد مطلب آن فصل روشن‌تر شود و هم اینکه خواننده با این دو فیلتر رایج آشنایی پیدا کند. اگر چه کاربردهای متعدد دیگری را هم می‌توان نام برد که ارائه آنها در اینجا خالی از فایده نبود، اما محدودیت حجم و هدف مشخص کتاب که آموزش مبانی تحلیل و طراحی می‌باشد مخالف خواست باطنی نویسنده برای ارائه مطالب اضافی از این قبیل بوده است.

در آخر لازم است از آقای مرتضی توکلی که بخش عمده‌ای از فصول اولیه کتاب را با حوصله بررسی و غلط‌گیری کرده‌اند و نیز خانم محبوبه کامرانی که زحمت ترسیم شکل‌های متعدد کتاب و مدیریت جمع‌آوری یادداشت‌ها و مطالب را بر عهده داشتند تشکر و سپاسگزاری نمایم.

مهرداد شریف بختیار

دانشکده برق - دانشگاه صنعتی شریف

آبان ۱۳۹۸

فهرست مطالب

۱	فصل	MOS فیزیک بر مبنای مقدمه‌ای
۱۷	۱-۱	یک مدل ساده برای توضیح نحوه عملکرد ترانزیستور MOS
۱۷	۱-۱-۱	ساختار ترانزیستور MOS
۱۹	۲-۱-۱	ترانزیستور MOS به عنوان یک سوئیچ
۲۴	۳-۱-۱	ترانزیستور MOS به عنوان یک مقاومت متغیر
۲۵	۴-۱-۱	بررسی رفتار ترانزیستور با افزایش V_{DS}
۲۷	۵-۱-۱	اشباع جریان درین در یک مقدار ثابت با افزایش V_{DS}
۳۰	۶-۱-۱	اثر تغییر طول فضای بار با ولتاژ درین
۳۱	۷-۱-۱	ترانزیستور PMOS
۳۳	۸-۱-۱	تکنولوژی CMOS
۳۴	۲-۱	روابط جریان و ولتاژ
۳۴	۱-۲-۱	محاسبه بار داخل کانال
۳۶	۲-۲-۱	رابطه جریان و ولتاژ در ناحیه مقاومتی
۴۰	۳-۲-۱	رابطه جریان و ولتاژ در ناحیه اشباع
۴۴	۴-۲-۱	بررسی رابطه جریان خروجی با ولتاژ ورودی
۴۵	۵-۲-۱	ولتاژ threshold
۴۷	۳-۱	ترانزیستور MOS به عنوان تقویت‌کننده
۵۰	۴-۱	مدار معادل AC
۵۱	۵-۱	مدل سیگنال کوچک ترانزیستور در فرکانس پایین
۵۴	۱-۵-۱	مدل سیگنال کوچک ترانزیستور در فرکانس پایین با اثر بدنه
۵۵	۶-۱	مدل سیگنال کوچک ترانزیستور MOS در فرکانس بالا

۱-۶-۱	مدل فرکانس بالای ترانزیستور در ناحیه اشباع	۵۵
۲-۶-۱	مدل فرکانس بالای ترانزیستور در ناحیه مقاومتی و قطع	۵۹
۳-۶-۱	مدل برنامه SPICE	۵۹
مسائل فصل ۱		۶۱

۲ فصل تقویت‌کننده‌های یک‌طبقه پایه

۱-۲	تقویت‌کننده سورس مشترک	۶۷
۱-۱-۲	طبقه سورس مشترک با بار مقاومتی	۶۸
۲-۱-۲	مدار سورس مشترک با بار دیویدی	۷۳
۳-۱-۲	مدار سورس مشترک با بار منع جریان	۷۸
۲-۲	مدار سورس مشترک با مقاومت در سورس	۸۲
۱-۲-۲	بررسی کیفی مدار سورس مشترک با مقاومت در سورس	۸۲
۲-۲-۲	بررسی محاسباتی مدار سورس مشترک با مقاومت در سورس	۸۴
۳-۲	طبقه درین مشترک و یا source follower	۸۸
۱-۳-۲	بررسی کیفی رفتار طبقه source follower	۸۹
۲-۳-۲	بررسی محاسباتی مشخصات طبقه source follower	۹۰
۴-۲	طبقه تقویت‌کننده گیت مشترک	۹۲
۱-۴-۲	محاسبه مشخصات طبقه گیت مشترک	۹۳
۵-۲	طبقه تقویت‌کننده کسکود (cascode)	۹۶
۱-۵-۲	محاسبه مشخصات مدار کسکود	۹۷
مسائل فصل ۲		۱۰۰

۳ فصل طبقه تقویت‌کننده دیفرانسیلی

۱-۳	ساختار مدار طبقه دیفرانسیلی	۱۰۹
۱-۱-۳	۱- حذف سیگنال مشترک(common-mode)	۱۱۰
۲-۱-۳	۲- تقویت سیگنال دیفرانسیلی	۱۱۱
۲-۳	۲- بایاس و نقطه کار طبقه دیفرانسیلی	۱۱۲
۳-۳	۳- رفتار سیگنال بزرگ طبقه دیفرانسیلی	۱۱۳

۱۳-۳	رفتار سیگنال بزرگ برای ورودی‌های مشترک و محدوده‌ی تغییرات ورودی	۱۱۴
۲-۳-۳	رفتار سیگنال بزرگ برای ورودی‌های دیفرانسیلی یا مشخصه ورودی- خروجی طبقه دیفرانسیلی	۱۱۵
۳-۳-۳	محاسبه مشخصه ورودی- خروجی طبقه دیفرانسیلی	۱۱۶
۴-۳	ضریب تقویت ولتاژ طبقه دیفرانسیلی	۱۱۸
۱-۴-۳	ضریب تقویت طبقه دیفرانسیلی برای ورودی‌های یکسان	۱۱۸
۲-۴-۳	ضریب تقویت دیفرانسیلی	۱۲۳
۳-۴-۳	خروجی طبقه دیفرانسیلی به ازای دو ورودی دلخواه	۱۳۰
۵-۳	طبقه دیفرانسیلی با ترازنیستورهای کسکود	۱۳۲
۶-۳	طبقه دیفرانسیلی کسکود با بار از نوع منع جریان	۱۳۵
۱-۶-۳	طبقه دیفرانسیلی کسکود با منابع جریان کسکود	۱۴۰
۱۴۳	مسائل فصل ۳	

۳

فصل منابع جریان و بار اکتیو

۱۵۳	منابع جریان	۱-۴
۱۵۳	یک منبع جریان ساده	۱-۱-۴
۱۵۳	منبع جریان با استفاده از آینه جریان	۲-۱-۴
۱۵۷	آینه جریان کسکود	۳-۱-۴
۱۶۰	منبع جریان Wilson	۴-۱-۴
۱۶۳	منابع جریان ولتاژ پایین	۵-۱-۴
۱۶۷	تقویت‌کننده دیفرانسیلی با بار اکتیو	۲-۴
۱۶۸	محاسبه ضریب تقویت ولتاژ دیفرانسیلی	۱-۲-۴
۱۷۲	محاسبه ضریب تقویت ولتاژ دیفرانسیلی با استفاده از مدل دوقطبی	۲-۲-۴
۱۷۳	محاسبه‌ی ضریب تقویت ولتاژ مشترک	۳-۲-۴
۱۷۹	تقویت‌کننده دیفرانسیلی کسکود با بار اکتیو	۳-۴
۱۸۱	تقویت‌کننده دیفرانسیلی کسکود با بار اکتیو کسکود	۱-۳-۴
۱۸۴	مسائل فصل ۴	

۱۹۳	فصل ۵ تقویت‌کننده‌های یک و چند طبقه
۱۹۴	۱-۵ تقویت‌کننده تلسکوپی
۱۹۶	۲-۵ مدار folded-cascode یا کسکود تا شده
۱۹۹	۱-۲-۵ مدار کسکود تا شده دیفرانسیلی
۲۰۹	۲-۲-۵ مدار کسکود تا شده با ورودی Rail-to-Rail
۲۱۵	۳-۲-۵ مدار کسکود تا شده با آینه جریان
۲۲۰	۳-۵ افزایش ضربی تقویت یا Gain-Boosting
۲۲۵	۱-۳-۵ روش gain-boosting برای تقویت‌کننده‌های دیفرانسیلی
۲۲۶	۴-۵ تقویت‌کننده‌های چند طبقه
۲۲۷	۱-۴-۵ تقویت‌کننده‌های ولتاژ دو طبقه
۲۳۲	۲-۴-۵ تقویت‌کننده‌های بیش از دو طبقه
۲۳۳	مسائل فصل ۵

۲۳۹	فصل ۶ فیدبک
۲۴۱	۱-۶ ساختار شبکه عمومی فیدبک
۲۴۲	۱-۱-۶ معادلات شبکه عمومی فیدبک
۲۴۵	۲-۶ مدل کردن مدارهای فیدبک توسط شبکه‌های دوقطبی
۲۴۸	۱-۲-۶ فیدبک نوع "موازی - موازی"
۲۵۲	۲-۲-۶ فیدبک نوع "موازی - سری"
۲۵۶	۳-۲-۶ فیدبک نوع "سری - سری"
۲۵۹	۴-۲-۶ فیدبک نوع "سری - موازی"
۲۶۲	۳-۶ فیدبک واقعی و اثر بارگذاری مدار فیدبک
۲۶۳	۱-۳-۶ فیدبک موازی - موازی
۲۷۵	۲-۳-۶ فیدبک موازی - سری
۲۸۵	۳-۳-۶ فیدبک سری - سری
۲۹۵	۴-۳-۶ فیدبک سری - موازی
۳۰۵	مسائل فصل ۶

فصل V رفتار فرکانسی

۳۱۳	۱-۷ طبقه تقویت‌کننده سورس مشترک
۳۱۴	۱-۸ بررسی کیفی رفتار مدار
۳۱۴	۱-۹ محاسبه تابع انتقال ولتاژ مدار سورس مشترک
۳۱۹	۲-۱-۷ مدار سورس مشترک و قضیه میلر
۳۲۶	۲-۱-۸ امپدانس ورودی و خروجی مدار سورس مشترک
۳۲۹	۲-۱-۹ طبقه درین مشترک (source follower)
۳۳۰	۲-۷ طبقه تقویت‌کننده گیت مشترک
۳۳۷	۳-۷ طبقه تقویت‌کننده کسکود
۳۴۲	۴-۷ طبقه تقویت‌کننده کسکود با منع جریان کسکود به عنوان بار
۳۴۵	۴-۸ طبقه تقویت‌کننده دیفرانسیلی
۳۴۷	۵-۷ طبقه تقویت‌کننده دیفرانسیلی تلسکوپی
۳۵۰	۱-۵-۷ طبقه دیفرانسیلی با بار اکتیو (آینه جریان)
۳۵۲	۲-۵-۷ طبقه دیفرانسیلی با بار اکتیو (آینه جریان)
۳۶۰	۳-۵-۷ مدار کسکود تا شده (Folded cascade)
۳۶۱	۶-۷ رفتار فرکانسی مدارهای چند طبقه
۳۶۵	۷-۷ مسائل فصل

فصل VI پایداری و پایدارسازی

۳۷۱	۱-۸ پایداری و ناپایداری در حلقه فیدبک
۳۷۱	۱-۹-۸ تقویت‌کننده تک قطبی در حلقه فیدبک
۳۷۲	۲-۱-۸ تقویت‌کننده با دو قطب در حلقه فیدبک
۳۷۳	۳-۱-۸ تقویت‌کننده با سه قطب یا بیشتر در حلقه فیدبک
۳۷۴	۲-۸ بررسی پایداری و معیار پایداری
۳۷۵	۲-۹-۸ علت ناپایداری
۳۷۶	۲-۱۰-۸ معیار پایداری
۳۷۸	۳-۱۰-۸ اندازه‌گیری ضریب تقویت حلقه از روی دیاگرام دامنه و فاز
۳۸۰	۳-۱۱-۸ پایدارسازی
۳۸۵	۳-۱۲-۸ روش مداری برای پایین آوردن قطب اول
۳۹۴	۴-۸ پایدارسازی با استفاده از روش میلر
۳۹۶	

۴۰۳	۵-۸ روش‌های بهبود پایدارسازی میلر
۴۰۴	۱-۵-۸ استفاده از مقاومت سری با خازن جبران‌سازی
۴۰۷	۲-۵-۸ استفاده از طبقه Source follower در مدار جبران‌سازی فاز
۴۱۰	۳-۵-۸ استفاده از طبقه گیت مشترک در مدار جبران‌سازی فاز
۴۱۳	۶-۸ سرعت تغییر خروجی - slew rate
۴۱۹	۱-۶-۸ مدل‌سازی برای slew rate
۴۲۲	مسائل فصل ۸

۹ فصل نویز

۴۲۷	
۴۲۸	۱-۹ انواع نویز در مدارهای الکترونیکی
۴۳۳	۲-۹ مدل نویز
۴۳۳	۱-۲-۹ مدل نویز قطعات غیر اکتیو
۴۳۳	۲-۲-۹ مدل نویز قطعات اکتیو
۴۳۷	۳-۹ محاسبه‌ی نویز در خروجی مدار
۴۴۰	۴-۹ طیف فرکانسی دانسیته نویز یا Noise spectral density
۴۴۶	۵-۹ منابع نویز معادل در ورودی
۴۴۹	۶-۹ نویز در تقویت‌کننده‌های یک طبقه
۴۵۰	۱-۶-۹ تقویت‌کننده سورس مشترک
۴۵۲	۲-۶-۹ تقویت‌کننده سورس مشترک با مقاومت در سورس
۴۵۴	۳-۶-۹ تقویت‌کننده گیت مشترک
۴۵۵	۴-۶-۹ طبقه Source follower
۴۵۶	۵-۶-۹ تقویت‌کننده کسکود
۴۵۸	۷-۹ نویز در منابع و آینه‌های جریان
۴۶۰	۸-۹ نویز در طبقه تقویت‌کننده دیفرانسیلی
۴۶۰	۱-۸-۹ طبقه دیفرانسیلی با بار مقاومتی
۴۶۳	۲-۸-۹ طبقه دیفرانسیلی با بار منبع جریان
۴۶۵	۳-۸-۹ طبقه دیفرانسیلی با بار اکتیو
۴۶۶	۹-۹ نویز معادل ورودی در تقویت‌کننده‌های چند طبقه
۴۶۸	مسائل فصل ۹

۱ • فصل تقویت‌کننده‌های عملیاتی

۴۷۵	۱-۱۰ تقویت‌کننده‌های یک طبقه
۴۷۶	۱-۱-۱۰ تقویت‌کننده یک طبقه با ساختار کسکود تا شده
۴۷۶	۲-۱-۱۰ تقویت‌کننده کسکود تا شده با ورودی Rail-to-Rail
۴۸۰	۳-۱-۱۰ تنظیم جریان در شاخه‌های کسکود تا شده با ورودی Rail-to-Rail
۴۸۱	۴-۱-۱۰ جفت‌های ورودی rail-to-rail همراه با قابلیت ثبیت g_m
۴۸۵	۲-۱۰ تقویت‌کننده‌های با ساختار آینه جریان
۴۸۷	۱-۲-۱۰ تقویت‌کننده آینه جریان از نوع کسکود تا شده
۴۹۱	۳-۱۰ تقویت‌کننده‌های دو طبقه
۴۹۳	۱-۳-۱۰ پایدارسازی فرکانسی تقویت‌کننده‌های دو طبقه
۴۹۴	۲-۳-۱۰ حذف قطب توسط صفر برای افزایش پهنای باند
۵۰۲	۴-۱۰ تقویت‌کننده‌های سه طبقه
۵۰۷	۱-۴-۱۰ پایدارسازی تقویت‌کننده‌های سه طبقه
۵۰۸	۲-۴-۱۰ ساختار مداری
۵۱۳	۳-۴-۱۰ بهبود پهنای باند تقویت‌کننده‌های سه طبقه
۵۱۴	۵-۱۰ تقویت‌کننده‌های با ورودی و خروجی دیفرانسیلی
۵۱۶	۱-۵-۱۰ مشخصات کلی تقویت‌کننده‌های با خروجی دیفرانسیلی
۵۱۷	۲-۵-۱۰ نقطه کار مدار و نیاز به CMFB
۵۲۰	۶-۱۰ فیدبک نوع مشترک (CMFB)
۵۲۲	۱-۶-۱۰ حلقه‌ی CMFB
۵۲۵	۲-۶-۱۰ مدار CMFB با استفاده از جفت ترانزیستور در ناحیه مقاومتی
۵۲۹	۳-۶-۱۰ مدار CMFB با استفاده از جفت ترانزیستور در ناحیه اشباع
۵۳۳	۴-۶-۱۰ مدار CMFB از نوع جریانی
۵۳۵	۷-۱۰ تقویت‌کننده‌های کلاس AB
۵۳۷	۱-۷-۱۰ تقویت‌کننده دو طبقه با طبقه خروجی کلاس AB
۵۳۹	۸-۱۰ تقویت‌کننده‌های جریان
۵۴۷	۱-۸-۱۰ ساختار مداری تقویت‌کننده‌های جریان
۵۵۰	۲-۸-۱۰ تقویت‌کننده جریان کلاس AB
۵۵۴	۱۰ مسائل فصل
۵۵۷	

۵۶۷	فصل ۱۱ طراحی روش‌مند تقویت‌کننده‌ها
۵۶۸	۱-۱۱ تقویت‌کننده یک‌طبقه ساده با بار اکتیو
۵۷۱	۲-۱۱ تقویت‌کننده تلسکوپی
۵۷۵	۳-۱۱ تقویت‌کننده کسکود تا شده
۵۸۲	۴-۱۱ تقویت‌کننده‌های آینه جریان
۵۸۴	۱-۴-۱۱ تقویت‌کننده‌های دو‌طبقه
۵۸۵	۲-۴-۱۱ تقویت‌کننده دو‌طبقه با خازن جبران‌سازی
۵۸۹	۳-۴-۱۱ جبران‌سازی همراه با تغییر مکان صفر سمت راست
۵۹۲	۴-۴-۱۱ جبران‌سازی با استفاده از بافر جریانی
۵۹۵	مسائل فصل ۱۱

۵۹۹	فصل ۱۲ منابع ولتاژ و جریان مرجع
۶۰۰	۱-۱۲ اصول طراحی یک منبع جریان مرجع مستقل از منبع تغذیه
۶۰۶	۲-۱۲ منابع جریان مستقل از منبع تغذیه
۶۰۶	۱-۲-۱۲ استفاده از ولتاژ V_{th} برای تولید منبع جریان
۶۰۷	۲-۲-۱۲ استفاده از V_{BE} برای تولید جریان مرجع
۶۰۹	۳-۱۲ منابع ولتاژ مستقل از منبع تغذیه
۶۰۹	۱-۳-۱۲ منبع ولتاژ بر اساس ΔV_{th}
۶۱۰	۲-۳-۱۲ منبع ولتاژ بر اساس ΔV_{BE}
۶۱۱	۴-۱۲ منبع ولتاژ Band-Gap Reference
۶۱۷	۵-۱۲ محاسبه ضریب حرارتی V_{BE}
۶۲۱	۶-۱۲ اثرات غیرایده‌آل در رفتار مدار band-gap
۶۲۱	۱-۶-۱۲ اثر تغییرات ولتاژ منبع تغذیه
۶۲۳	۲-۶-۱۲ اثر offset و mismatch
۶۲۵	۳-۶-۱۳ اثر محدودیت پهنهای باند و سرعت
۶۲۸	۷-۱۲ مدار band-gap ولتاژ پائین
۶۳۰	مسائل فصل ۱۲

۱۳ فصل

۶۳۵	اثرات کانال کوتاه
۶۳۷	۱-۱۳ کوچک کردن ابعاد ترانزیستورها (Scaling)
۶۳۹	۱-۱-۱۳ مشخصات ترانزیستور کوچک شده (scaled)
۶۴۲	۲-۱-۱۳ رفتار مدار با ترانزیستور کوچکسازی شده
۶۴۳	۳-۱-۱۳ اثر کوچکسازی ترانزیستور در مدارهای دیجیتال
۶۴۴	۲-۱۳ انحراف از قوانین scaling
۶۴۶	۳-۱۳ اثرهای کانال کوتاه
۶۴۶	۱-۳-۱۳ کم شدن ولتاژ V_{th}
۶۴۷	۲-۳-۱۳ پایین آمدن سد پتانسیل توسط درین (DIBL)
۶۴۹	۳-۳-۱۳ کم شدن مویلیتی در اثر افزایش میدان عمودی
۶۴۹	۴-۳-۱۳ اشباع سرعت حاملها یا Velocity Saturation
۶۵۲	۵-۳-۱۳ اثر الکترون‌های با انرژی زیاد یا Hot Electron Effect
۶۵۴	۶-۳-۱۳ اثر عرض کم کانال یا Narrow Width Effect
۶۵۴	۷-۳-۱۳ جریان گیت
۶۵۵	۴-۱۳ مدل ترانزیستور
۶۵۶	۱-۴-۱۳ مدل BSIM
۶۵۸	مسائل فصل ۱۳

۱۴ فصل

۶۶۱	طراحی مدار در تکنولوژی‌های با کانال کوتاه
۶۶۶	۱-۱۴ طراحی با استفاده از مشخصات ترانزیستور مرجع
۶۶۸	۱-۱-۱۴ طراحی برای I_D و g_m داده شده
۶۶۹	۲-۱-۱۴ طراحی برای I_D و $V_{DS,min}$ داده شده
۶۷۱	۳-۱-۱۴ طراحی برای g_m و $V_{DS,min}$ داده شده
۶۷۱	۲-۱۴ طراحی به روش $\frac{g_m}{I_D}$
۶۷۶	۱-۲-۱۴ مقاومت خروجی و ضریب تقویت ولتاژ
۶۸۴	مسائل فصل ۱۴

۱۵ فصل عدم تشابه (yield) و بازدهی (mismatch)

۶۸۷-	۱-۱۵ اثرات عدم تشابه در مدار
۶۸۸	۱-۱-۱۵ ولتاژ افست در طبقه تقویت‌کننده دیفرانسیلی
۶۸۸	۲-۱-۱۵ افست جریان در مدارهای منبع جریان و آینه جریان
۶۹۲	۳-۱-۱۵ ولتاژ افست طبقه دیفرانسیلی با بار اکتوپاکتیو یا بار منبع جریان
۶۹۴	۴-۱-۱۵ تبدیل سیگنال مشترک به دیفرانسیلی در اثر عدم تشابه در طبقه دیفرانسیلی
۶۹۶	۲-۱۵ مدل‌سازی تغییرات احتمالی
۶۹۹	۱-۲-۱۵ مدل تغییرات پارامترهای ترانزیستور و عدم تشابه
۷۰۲	۲-۲-۱۵ محاسبه عدم تشابه و تغییر در جریان درین
۷۰۷	مسائل فصل ۱۵
۷۱۰	

۱۶ فصل اثرات غیرخطی و روش‌های خطی‌سازی

۷۱۳-	۱-۱۶ اعوجاج در مدارهای غیرخطی و مدل‌سازی آن
۷۱۶	۱-۱-۱۶ اعوجاج هارمونیک (Harmonic Distortion)
۷۱۷	۲-۱-۱۶ اعوجاج از نوع ترکیب سیگنال‌ها یا Intermodulation Distortion
۷۱۹	۳-۱-۱۶ انتقال مدولاسیون در اثر اعوجاج (cross-modulation)
۷۲۳	۲-۱۶ کاهش اعوجاج توسط فیدبک
۷۲۴	۳-۱۶ اعوجاج در ترانزیستورهای MOS
۷۲۶	۱-۳-۱۶ کاهش اعوجاج در مدار سورس مشترک با قرار دادن مقاومت در سورس
۷۳۲	۲-۳-۱۶ اعوجاج در طبقه دیفرانسیلی
۷۳۴	۴-۱۶ خطی‌سازی طبقه دیفرانسیلی
۷۳۵	۱-۴-۱۶ استفاده از ترانزیستور بهجای مقاومت در سورس جفت دیفرانسیلی
۷۳۹	۲-۴-۱۶ افزایش محدوده ورودی برای خطی‌سازی
۷۴۰	۳-۴-۱۶ خطی‌سازی توسط ترکیب جریان‌های خروجی
۷۴۱	۵-۱۶ فیلترهای $G_m - C$
۷۴۳	۱-۵-۱۶ ساختار کلی فیلترهای $G_m - C$
۷۴۴	۲-۵-۱۶ فیلترهای $G_m - C$ بر اساس ساختار مدارهای LC
۷۴۷	۳-۵-۱۶ انتخاب مدار G_m مناسب
۷۵۰	۱۶ مسائل فصل
۷۵۱	

۱۷ فصل

۷۵۷	مدارهای سوییچ و خازن
۷۵۸	۱-۱۷ مدارهای نمونهبرداری سوییچ و خازن (sample-and-hold)
۷۶۰	۱-۱-۱۷ سوییچ MOS
۷۶۵	۲-۱-۱۷ محاسبه سرعت در مدار نمونه بردار
۷۶۸	۲-۱۷ مدارهای سوییچ و خازن اکتیو
۷۶۹	۱-۲-۱۷ مدار نمونهبردار اکتیو
۷۷۱	۲-۲-۱۷ دقت در مدار نمونهبردار اکتیو
۷۷۴	۳-۲-۱۷ محاسبه سرعت در مدار نمونه بردار اکتیو
۷۷۵	۳-۱۷ تقویت‌کننده سوییچ و خازن
۷۷۷	۴-۱۷ مدار انتگرال‌گیر سوییچ-خازن (Switched Capacitor Integrator)
۷۷۹	۱-۴-۱۷ انتگرال‌گیر غیرحساس به اثرات پارازیتی
۷۸۲	۲-۴-۱۷تابع انتقال انتگرال‌گیر غیرحساس به اثرات پارازیتی در میدان فرکانس
۷۸۳	۵-۱۷ فیلترهای سوییچ-خازن (Switched-Capacitor Filters)
۷۸۳	۱-۵-۱۷ روش flow-graph در طراحی فیلترهای سوییچ-خازن
۷۸۸	۲-۵-۱۷ استفاده از تبدیل Bilinear
۷۹۱	۳-۵-۱۷ کاهش تعداد سوییچ‌ها از طریق اشتراک سوییچ‌ها یا Switch Sharing
۷۹۲	۴-۵-۱۷ فیلترهای درجه دوم (Biquad)
۷۹۶	۵-۵-۱۷ استفاده از ساختار فیلترهای LC در طراحی فیلتر سوییچ-خازن
۷۹۹	مسائل فصل ۱۷

۱۸ فصل

۸۰۳	جانمایی
۸۰۳	۱-۱۸ قوانین جانمایی
۸۰۴	۲-۱۸ جانمایی ترانزیستور
۸۰۷	۳-۱۸ جانمایی ترانزیستورهای مشابه (matched)
۸۰۹	۴-۱۸ اجزاء غیرفعال (Passive)
۸۰۹	۱-۴-۱۸ مقاومت
۸۱۱	۲-۴-۱۸ خازن
۸۱۴	۵-۱۸ اتصالات بین اجزاء مدار (Interconnects)
۸۱۸	۱-۵-۱۸ Antenna Effect

۸۱۸.....	صفحات اتصال به محیط خارج از مدار مجتمع (Bonding Pads)
۸۱۹.....	محافظت در مقابل الکتریسیته ساکن (ESD Protection)
۸۲۱.....	اثر نویز و ارتباط از طریق بدنه (Substrate Noise)
۸۲۴.....	اثرات حرارتی
۸۲۶.....	۱۰-۱۸ اثرات تنش مکانیکی
۸۲۶.....	۱۱-۱۸ بسته‌بندی یا Packaging
۸۲۹.....	نمایه